

18/506991
DT09 Rec'd PCT/PTO 09 SEP 2004

DOCKET NO.: 257416US2PCT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Shigeho INATSUNE

SERIAL NO.: NEW U.S. PCT APPLICATION

FILED: HEREWITH

INTERNATIONAL APPLICATION NO.: PCT/JP03/10702

INTERNATIONAL FILING DATE: August 25, 2003

FOR: WAVEFORM GENERATION METHOD, WAVEFORM GENERATION PROGRAM,
WAVEFORM GENERATION CIRCUIT AND RADAR APPARATUS

REQUEST FOR PRIORITY UNDER 35 U.S.C. 119
AND THE INTERNATIONAL CONVENTION

Commissioner for Patents
Alexandria, Virginia 22313

Sir:

In the matter of the above-identified application for patent, notice is hereby given that the applicant claims as priority:

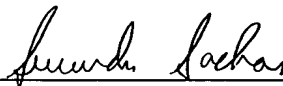
COUNTRY
Japan

APPLICATION NO
2002-244918

DAY/MONTH/YEAR
26 August 2002

Certified copies of the corresponding Convention application(s) were submitted to the International Bureau in PCT Application No. PCT/JP03/10702.

Respectfully submitted,
OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



Marvin J. Spivak
Attorney of Record
Registration No. 24,913
Surinder Sachar
Registration No. 34,423

Customer Number
22850

(703) 413-3000
Fax No. (703) 413-2220
(OSMMN 08/03)

BEST AVAILABLE COPY

10/506991

EST/JP03/10702
Rec'd P&A PTO 09 SEP 2004
25.08.03

日 本 国 特 許 庁
JAPAN PATENT OFFICE

REC'D 19 OCT 2003

WIPED EST

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 8 月 2 6 日
Date of Application:

出 願 番 号 特 願 2 0 0 2 - 2 4 4 9 1 8
Application Number:
[ST. 10/C] : [J P 2 0 0 2 - 2 4 4 9 1 8]

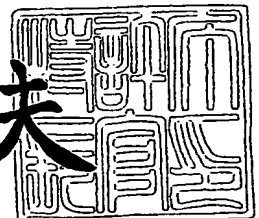
出 願 人 三 菱 電 機 株 式 会 社
Applicant(s):

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2 0 0 3 年 9 月 2 5 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



BEST AVAILABLE COPY

出 証 番 号 出 証 特 2 0 0 3 - 3 0 7 8 4 8 8

【書類名】 特許願

【整理番号】 541585JP01

【提出日】 平成14年 8月26日

【あて先】 特許庁長官殿

【国際特許分類】 H03M 1/66
H03K 5/15

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会
社内

【氏名】 稲常 茂穂

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100102439

【弁理士】

【氏名又は名称】 宮田 金雄

【選任した代理人】

【識別番号】 100092462

【弁理士】

【氏名又は名称】 高瀬 彌平

【手数料の表示】

【予納台帳番号】 011394

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 波形発生方法、及び波形発生回路、並びにFM-CWレーダ装置

【特許請求の範囲】

【請求項1】 目標波形に対して、予めこの目標波形の変化点が一致するようにD/A(Digital to Analog)変換器の出力値と出力タイミングを決定し、決定されるこのD/A変換器の出力値と出力タイミングに従って、順次上記D/A変換器から出力値を発生させることを特徴とする波形発生方法。

【請求項2】 さらに、低域通過フィルタを通して、上記D/A変換器の出力値間を滑らかに補間することを特徴とする請求項1記載の波形発生方法。

【請求項3】 目標波形に対して、予めこの目標波形の出力値を記憶する波形メモリと、この波形メモリのそれぞれの出力時間間隔を記憶する時間メモリと、記憶されたこの出力時間間隔データに従って、上記波形メモリの出力値をD/A変換するためにセットするタイミング制御部と、設定される値をアナログ値に変換するD/A変換器とを備え、請求項1に記載の波形発生方法により波形を発生することを特徴とする波形発生回路。

【請求項4】 目標波形に対して、予めこの目標波形の出力値を記憶する波形メモリと、この波形メモリのそれぞれの出力時間間隔を記憶する時間メモリと、記憶されたこの出力時間間隔データに従って、上記波形メモリの出力値をD/A変換するためにセットするタイミング制御部と、設定される値をアナログ値に変換するD/A変換器と、このD/A変換器の出力を滑らかに補間する低域通過フィルタとを備え、請求項2に記載の波形発生方法により波形を発生することを特徴とする波形発生回路。

【請求項5】 FM(Frequency Modulation)変調により距離を測定するFM-CWレーダ装置において、請求項3または請求項4に記載の波形発生回路を変調回路として備えたことを特徴とするFM-CWレーダ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、音声合成回路や任意波形発生回路の基本構成に含まれプログラマブルに波形を作り出す波形発生回路と、波形発生回路を変調回路として備え、FM (Frequency Modulation) 変調により距離を測定するFM-CWレーダ装置に関するものである。

【0002】

【従来の技術】

図6は、従来の波形発生回路の構成の一例である。図において、1はメモリのアドレス値を発生するアドレス発生部、2は波形データを記憶する波形メモリ、3は波形メモリ2の出力値に応じてデジタル値をアナログ値に変換するD/A (Digital to Analog)変換器、4はD/A変換器3の出力の高周波成分を落として波形を滑らかにする低域通過フィルタ、5はアドレス発生部1とD/A変換器3にクロック信号やイネーブル信号等の必要な制御信号を供給するタイミング制御部である。図示していないが、波形発生回路に電力増幅するアンプとスピーカを加えると音声合成装置として利用することが可能である。

【0003】

図6において、波形メモリ2には発生させたい波形データを予め時系列に並べて記憶させておく。タイミング制御部5は、アドレス発生部1に対して、一定時間間隔でメモリアドレス値を出力するようにトリガ信号等の制御信号を発生させ、波形メモリ2に対しては、メモリ出力に必要なチップセレクト信号等の制御信号を発生させ、D/A変換器3に対しては、D/A変換に必要なトリガ信号やセレクト信号を出力する。

アドレス発生部1は、タイミング制御部5から受けた一定時間間隔のトリガ信号に同期して、波形メモリ2に記憶してある波形データの先頭番地から順番にアドレス値を出力する。波形メモリ2は、アドレス発生部1から出力されるアドレス値に応じた波形データを出力する。D/A変換器3は、波形メモリ2から出力される値がセットされると、その値に比例した電圧を出力する。低域通過フィルタ4は、D/A変換器3の出力周期に応じて生じるサンプリング雑音を落とす。

【0004】

図7は、従来の波形発生回路の波形発生方法の基本概念を示す図である。101

は発生すべき目標波形、104はD/A出力波形である。従来の波形発生回路では、目標波形101が与えられると等間隔のサンプリングでアナログ量である波形値に最も近いD/A変換器の値を選択する、いわゆる量子化を行い、出力を決定していた。D/A出力波形104は時系列的に等間隔にD/A変換器3から繰り出される出力値を示している。

【0005】

図8は、従来のFM-CWレーダ装置を示す構成図である。ここで、801は変調回路、802は発振器、803は方向性結合器、804は送信アンテナ、805は受信アンテナ、806はミキサ、807は増幅器、808はA/D(Analog to Digital)変換器、809は周波数分析手段、810は目標検出手段、811は距離速度算出手段を示す。

【0006】

まず、変調回路801は周波数変調（以下、FM）信号を発生し、発振器802へ送る。発振器802はFM信号で変調された高周波信号を発生し、方向性結合器を介して送信アンテナ804とミキサ806に送る。送信アンテナ804は送られてきた高周波信号をレーダ装置前方の目標物に送信波として発射する。ここで、目標物が存在する場合、時間遅れを生じた受信波（反射波）が受信アンテナ805によって受信され、ミキサ806へ送られる。ミキサ806は反射波と方向性結合器803によって分配された送信波の周波数差の信号（以後、ビート信号という。）を発生し、増幅器807へ送る。増幅器807はビート信号を増幅してA/D変換器808に送る。

A/D変換器808はビート信号をアナログ信号形式からデジタル信号形式に変換して周波数分析手段809へ送る。周波数分析手段809はデジタル化されたビート信号を取り込み、FFT（高速フーリエ変換）等の処理により周波数分布（周波数スペクトル）を求める。目標検出手段810は周波数分布と閾値とを比較して、閾値を越えたものの中で極大となるものを目標物とする。距離速度算出手段811は目標検出手段810でピックアップされた周波数により、目標物の相対距離及び相対速度を算出する。

【0007】

図9及び図10は、目標物の相対距離及び相対速度の算出方法について説明する図であり、図9は周波数の変化を示し、図10はビート信号の周波数スペクトル

を簡易的に示している。基本原理はS.A.Hovaneasian氏の著書“Radar System Design & Analysis” (Artech House出版) のP.78~P.81に掲載されているものである。ここで、図9の812はFM-CWレーダ装置の送信周波数、813は受信周波数を示す。

【0008】

まず、送信周波数812をUPチャープ区間では直線的に上昇、DOWNチャープ区間では直線的に下降と変化させ、電波を送信する。測定対象がFM-CWレーダ装置に対して相対速度 v 、相対距離 R で存在していた場合、光速 C [m/s]、送信波長 λ [m]、時間 T_m の区間で Δf だけ送信周波数を変化させたとなると、ドップラー周波数 f_d は数1、距離に比例した送信周波数と受信周波数の時間差により生じる距離周波数 f_r は数2、UPチャープ区間でのビート周波数 f_{b1} とDOWNチャープ区間でのビート周波数 f_{b2} は数3で表わされる。

【0009】**【数1】**

$$f_d = 2 \cdot v / \lambda$$

【0010】**【数2】**

$$f_r = (2R \cdot \Delta f) / (C \cdot T_m)$$

【0011】**【数3】**

$$f_{b1} = |f_d - f_r|$$

$$f_{b2} = |f_d + f_r|$$

【0012】

また、距離周波数 f_r がドップラー周波数 f_d よりも大きい場合、数4が成立する。

【0013】**【数4】**

$$2f_r = f_{b1} + f_{b2}$$

【0014】

さて、数4に数2を代入すると、FM-CWレーダ装置から目標物までの相対距離を求める数5が導出される。

【0015】

【数5】

$$R = (C \cdot T_m) / (4 \cdot \Delta f) \{f_{b1} + f_{b2}\}$$

【0016】

数5より、UPチャープ区間でのビート周波数 f_{b1} とDOWNチャープ区間でのビート周波数 f_{b2} から、目標物までの距離が求められる。また、距離周波数 f_r を算出すると、数1と数3により相対速度 V を求めることもできる。

【発明が解決しようとする課題】

従来、微小信号を扱う場合、D/A変換器の量子化誤差により周期的なリップルノイズを発生していた。

【0017】

図11は、量子化誤差によりリップルノイズが発生する様子を示す図であり、図11(a)は目標波形とD/A出力波形の関係、図11(b)はD/A出力波形と低域通過フィルタの出力波形の関係を示す。説明を簡単にするために目標波形を直線状にしている。901は目標波形、902は目標波形901を量子化してD/A変換器3で出力したD/A出力波形、903はD/A変換器3の後段に位置してサンプリング雑音を落とすために設けられた低域通過フィルタ4の出力である。

【0018】

図11(a)より、目標波形901に対して量子化出力の最小刻み幅が荒い場合、D/A変換器3の出力電圧と目標波形との誤差が周期的に大きくなり、結果として低域通過フィルタ4の出力903で示すように出力波形が波打ち、サンプリング周波数の整数分の1（ $1/4$ 、 $1/5$ 等）の低周波のリップルノイズが理想的な目標波形に重畳されて現われる。

【0019】

従来、このリップルノイズを減らすためには、D/A変換器のビット数やサン

プリング数を増やす必要があり、コストが高くなっていた。

【0020】

また、周波数変調をかけて距離を測定するFM-CWレーダ装置は、高精度の変調制御を行う必要があるが、変調信号にリップルノイズが重畳されていると送信波と受信波の差であるビート信号が歪み、周波数スペクトルが割れたり、周波数スペクトルの中心から離れた位置に他のピーク値が発生する原因となっていた。

【0021】

図12は、FM-CWレーダ装置のビート信号の周波数スペクトルを示す図である。904はUPチャープもしくはDOWNチャープのビート信号の周波数スペクトルである。送信周波数が直線状に変化している場合には、ビート信号が安定して1つの周波数となり、図12(a)の周波数スペクトル904で示すようにピーク値が鋭く現われ、周辺はウインドウ関数に従うサイドローブレベルとなる。

しかしながら、送信周波数が正確な直線状ではなくリップルノイズが重畳されていると、リップルノイズの周期に従う周波数だけピーク周波数からずれた位置に別のピークが現われる。

図12(b)は、リップルノイズの周波数がスペクトルの分解能に近い場合であり、ビート信号のスペクトルの途中に極大点が発生する例であり、図12(c)は、リップル周波数が大きく、完全にビート信号のスペクトルから離れている例を示す。図12(b)、図12(c)のいずれも目標物の距離を計算する場合に障害となっていた。

【0022】

従来、FM-CWレーダ装置の変調回路に用いるD/A変換器は、高精度の制御を行うために、ビット数やサンプリング数を増やす必要があった。そのためコストが高くなっていた。

この発明は、上記のような問題点を解決するためになされたものであり、リップルノイズを抑圧した高精度の波形発生方法、及び小型で安価な波形発生回路並びにこの波形発生回路を備えたFM-CWレーダ装置を提供することを目的とするものである。

【0023】

【課題を解決するための手段】

第1の発明に係わる波形発生方法は、目標波形に対して、予めこの目標波形の変化点が一致するようにD/A変換器の出力値と出力タイミングを決定し、決定されるこのD/A変換器の出力値と出力タイミングに従って順次D/A変換器から出力値を発生させることを特徴とする波形発生方法である。

【0024】

第2の発明に係わる波形発生方法は、第1の発明に係わる波形発生方法にさらに低域通過フィルタを通して、D/A変換器の出力値間を滑らかに補間することを特徴とする波形発生方法である。

【0025】

第3の発明に係わる波形発生回路は、目標波形に対して、予めこの目標波形の出力値を記憶する波形メモリと、この波形メモリのそれぞれの出力時間間隔を記憶する時間メモリと、記憶されたこの出力時間間隔データに従って波形メモリの出力値をD/A変換するためにセットするタイミング制御部と、設定される値をアナログ値に変換するD/A変換器とを備え、第1の発明の波形発生方法により波形を発生することを特徴とする波形発生回路である。

【0026】

第4の発明に係わる波形発生回路は、目標波形に対して、予めこの目標波形の出力値を記憶する波形メモリと、この波形メモリのそれぞれの出力時間間隔を記憶する時間メモリと、記憶されたこの出力時間間隔データに従って波形メモリの出力値をD/A変換するためにセットするタイミング制御部と、設定される値をアナログ値に変換するD/A変換器と、D/A変換器の出力を滑らかに補間する低域通過フィルタとを備え、第2の発明の波形発生方法により波形を発生することを特徴とする波形発生回路である。

【0027】

第5の発明に係わるFM-CWレーダ装置は、第3の発明または第4の発明の波形発生回路を変調回路として備えたことを特徴とするFM-CWレーダ装置である。

【0028】

【発明の実施の形態】

実施の形態1.

図1は、この発明の実施の形態1による波形発生方法を示す図である。図において、101は目標波形、102は閾値電圧、103は閾値電圧102と目標波形101の交点、104はD/A出力波形である。

【0029】

次に、図1を用いて実施の形態1の動作を説明する。

図1(a)の目標波形101は、本来出力することが望ましい、誤差の無い理想的な波形もしくは十分細かく近似された波形を表わしている。目標波形101は、図示していないが別の計測手段や計算により、予め与えられているものとする。量子化間隔（電圧方向）及び出力時間間隔（時間方向）が荒いD/A変換器では目標波形101と同じ波形を直接出力することはできないため、目標波形101に近いD/A変換器の出力値の組み合わせを決定する必要がある。実施の形態1では、D/A変換器3の出力時間間隔を可変にすることにより、目標波形101に対して誤差を小さくすることが可能である。

【0030】

D/A変換器3の出力値と出力時間間隔の決定方法について説明する。

図1(b)は使用しているD/A変換器3で表現できる複数の閾値電圧102により、目標波形101を分割する様子を示している。閾値電圧102は、D/A変換器3の最小分解能の電圧刻みでD/A変換器3の最小値から最大値まで設定する。まず、D/A変換器3の出力値の決定は、図1(c)で示すように閾値電圧102と目標波形101の一致する複数の交点103から求める。D/A変換器3の出力値は、交点103の時間的に早い順番からそれぞれ v_1 、 v_2 、 \dots 、 v_n とする。

次に、出力時間間隔を決定する。出力時間は、図1(d)に示すように、交点103から時間軸方向の値を読み取り、 v_1 、 v_2 、 \dots 、 v_n に対応する時間 t_1 、 t_2 、 \dots 、 t_n を決める。出力時間間隔は、基準時間から t_1 までの差分を T_1 、 t_1 から t_2 までを T_2 、、、（途中省略）、 t_{n-1} から t_n までを T_n とする。

【0031】

図 1 (e) は、実施の形態 1 の波形発生方法により、D/A 変換器 3 の制御を行い、波形出力する様子を説明する図である。すなわち、D/A 変換器 3 の D/A 出力波形 104 は決定した出力値 v_1 、 v_2 、 \dots v_n と出力時間間隔 T_1 、 T_2 、 \dots T_n に基づいて順番に変化させていく。変化するまでの間は、D/A 変換器 3 の値を一定に保つ一般的な制御を行う。D/A 変換器 3 の D/A 出力波形 104 は、階段状となり、目標波形 101 との誤差が発生するが、D/A 変換器 3 の出力に意図的に応答性を遅くさせるローパスフィルタを入れることにより、階段上のエッジを鈍らせ、最終出力は目標波形 101 に近似したものとなる。

【0032】

実施の形態 1 では、波形がゆっくり変化するところは出力時間間隔を長く、急激に変化するところは出力時間間隔を短く設定することにより、目標とする波形との誤差を極力小さくすることが可能となる。

【0033】

図 2 は、この実施の形態 1 において、目標波形が直線状の事例を示す。図 2 (a) が最も勾配がゆるく、図 2 (b)、図 2 (c) と続いて勾配がきつくなっている。実施の形態 1 の方法によると、図 2 (a) から図 2 (c) になっても出力時間間隔を制御することにより、目標波形との誤差を殆どなくすることができ、直線状の場合、最も効果が高いことを示す。

この実施の形態によれば、時間的に等間隔で出力する場合に比べて D/A 変換器の量子化誤差を小さくすることが可能となり、微小信号時に起こりやすい低周波のリップルノイズを抑えることができる。

【0034】

実施の形態 2.

図 3 は、この発明の実施の形態 2 の波形発生回路の構成を示す図である。図において、1 は波形メモリのアドレス値を発生するアドレス発生部、2 は波形データを記憶する波形メモリ、3 は波形メモリ 2 の出力値に応じてデジタル値をアナログ値に変換する D/A 変換器、4 は D/A 変換器 3 の出力の高周波成分を落として波形を滑らかにする低域通過フィルタ、5 はアドレス発生部 1 と D/A 変換器

3にクロック信号やイネーブル信号等の必要な制御信号を供給するタイミング制御部、6はタイミング制御部5にトリガをかけるタイマー、7は時間間隔データを記憶する時間メモリ、8は時間メモリ7のアドレス値を発生する第2のアドレス発生部である。

【0035】

次に、図3を用いて、実施の形態2の動作を説明する。

図3において、波形メモリ2には実施の形態1で示した出力値 $v_1 \sim v_n$ を予め時系列に並べて記憶させておく。また、時間メモリ7は実施の形態1で示した出力時間間隔 $T_1 \sim T_n$ に相当するタイマー値、例えば基準クロックのカウント数などを予め記憶させておく。タイミング制御部5はアドレス発生部1及び第2のアドレス発生部8に対して、メモリアドレス値を出力するようにトリガ信号等の制御信号を発生させ、D/A変換器3に対してはD/A変換に必要なトリガ信号やセレクト信号を出力する。

【0036】

まず、タイミング制御部5は、第2のアドレス発生部8に対してトリガ信号を加えると第2のアドレス発生部8は時間メモリ6に記憶してあるタイマー値の先頭番地から順番にアドレス値を出力する。時間メモリ7は、第2のアドレス発生部8から受けたアドレス値に従いタイマー値を読み出し、タイマー6にセットされる。タイマー6は、出力時間間隔 $T_1 \sim T_n$ に応じた間隔でタイミング制御部5に対してトリガ信号を供給する。タイミング制御部5は、タイマー6から受けたトリガ信号に同期してアドレス発生部1に対してトリガ信号を送る。

アドレス発生部1は、波形メモリ1に記憶してある波形データの先頭番地から順番にアドレス値を出力する。波形メモリ2は、波形データを出力しD/A変換器3にセットする。D/A変換器3は、波形メモリ2からセットされた値に比例した電圧を出力する。低域通過フィルタ4は、D/A変換器3の出力周期に応じて生じるサンプリング雑音を落とす。再び、第2のアドレス発生部8に対してタイミング制御部5からトリガ信号が送られ、一連の動作を繰り返すことにより、実施の形態1で示した波形発生方法を実現できる。

【0037】

この実施の形態によれば、ビット数が少ない安価なD/A変換器を用いて高精度に波形を発生させることができる。

【0038】

実施の形態3.

図4は、この発明の実施の形態3の波形発生回路の構成を示す図である。図において、3、4は実施の形態2と同一である。9はD/A変換器3とインタフェースできるI/Oやタイマー値に応じて割り込みを発生できるタイマー回路も備えたマイクロコンピュータ（以下、マイコン）である。マイコン9の内蔵メモリには、D/A変換器3の出力値と出力時間間隔に相当するタイマー値を記憶させてある。

ここで、実施の形態2における、アドレス発生部1、波形メモリ2、タイミング制御部5、タイマー6、時間メモリ7、第2のアドレス発生部8からなる一連の波形発生機能群をソフトウェア処理として内蔵しており、実施の形態2と同じ動作を実行することができる構成となっている。

また、本実施の形態において波形発生機能群のソフトウェア処理としてマイコンを用いた事例を説明したが、例えば、パーソナルコンピュータ、オフィスコンピュータ、ミニコンピュータ、汎用コンピュータなど、論理演算や算術演算等の一般的なコンピュータ機能を有するものであれば良いことは論を待たない。

【0039】

この実施の形態によれば、ビット数が少ない安価なD/A変換器を用いて高精度に波形を発生させることができると共に、ソフトウェア処理に容易に仕様変更が可能である。

【0040】

実施の形態4.

図5は、この発明の実施の形態4の変調波形を示す図である。図において、501はFM-CWレーダ装置の変調波形のUPチャープ波形、502はDOWNチャープ波形、503はD/A変換器3の出力波形である。変調波形は、実施の形態2や実施の形態3で説明した波形発生回路で発生する。また、FM-CWレーダ装置の動作については従来技術で説明しているため省略する。

【0041】

FM-CWレーダ装置の発振器は、一般的には制御電圧（変調波形）と発振周波数の関係が非線形であり、また個体差や温度特性があるため、1台ごと特性に合わせて制御電圧をかける必要がある。図5のUPチャープ波形501とDOWNチャープ波形502は、発振器に加える制御電圧波形を示しており、周波数を直線的に変化させるように生成する必要がある。これらの波形に対して、量子化誤差が小さくなる出力タイミング $t_1 \sim t_n$ を求め、出力時間間隔 $T_1 \sim T_n$ に置き換えるが、その方法については実施の形態1または実施の形態2に示しておりである。

【0042】

出力時間間隔 $T_1 \sim T_n$ に従い、出力することにより制御電圧が微小信号の場合でも発振器を直線的に発振させ、目標物の周波数スペクトルを安定にさせることができる。

【0043】

この実施の形態によれば、FM-CWレーダ装置の変調回路として、実施の形態2または3に記載の波形発生回路を適用することにより、小型で安価な変調回路を備えたFM-CWレーダ装置を構成できる。

【0044】

【発明の効果】

第1または第2の発明によれば、時間的に等間隔で出力する場合に比べてD/A変換器の量子化誤差を小さくすることが可能となり、微小信号時に起こりやすい低周波のリプルノイズを抑えることができる。

【0045】

また、第3の発明によれば、ビット数が少ない安価なD/A変換器を用いて高精度に波形を発生させることができる。

また、第4の発明によれば、ビット数が少ない安価なD/A変換器を用いて高精度に波形を発生させることができると共に、ソフトウェア処理としたことにより、容易に仕様変更が可能である。

【0046】

また、第5の発明によれば、FM-CWレーダ装置の変調回路として、第3または第4の発明の波形発生回路を適用することで、小型で安価な変調回路を備えたFM-CWレーダ装置を構成できる。

【図面の簡単な説明】

- 【図1】 この発明の実施の形態1の方法を説明する図である。
- 【図2】 この発明の実施の形態1の説明を補足する図である。
- 【図3】 この発明の実施の形態2の構成を示す図である。
- 【図4】 この発明の実施の形態3の構成を示す図である。
- 【図5】 この発明の実施の形態4の方法を説明する図である。
- 【図6】 従来の波形発生回路の構成を示す図である。
- 【図7】 従来の波形発生回路の波形を示す図である。
- 【図8】 従来のレーダ装置の構成を示す図である。
- 【図9】 FM-CWレーダ装置の動作原理を説明する図である。
- 【図10】 FM-CWレーダ装置の動作原理を説明する図である。
- 【図11】 従来の波形発生回路の課題を説明する図である。
- 【図12】 従来のFM-CWレーダ装置の課題を説明する図である。

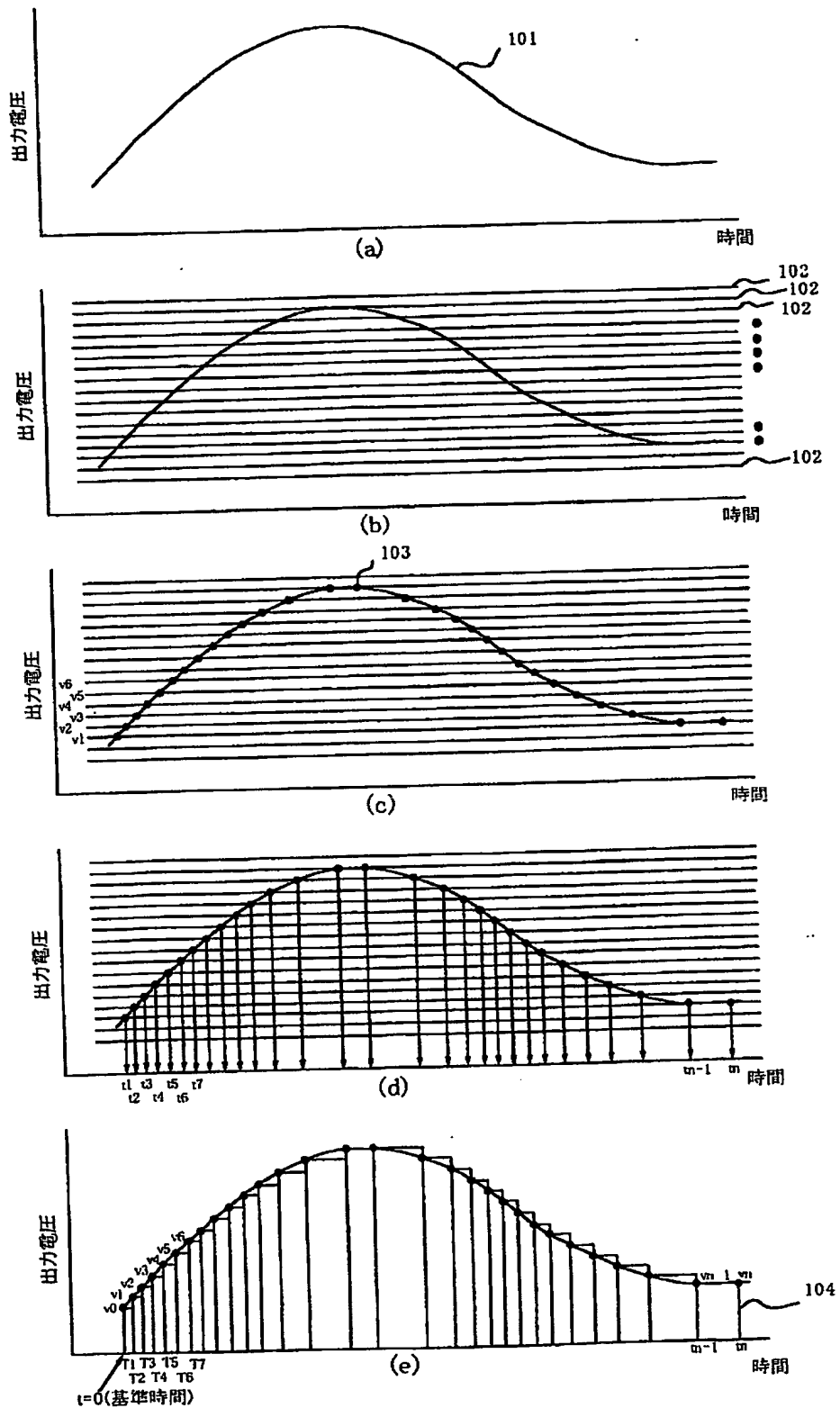
【符号の説明】

1 アドレス発生部、 2 波形メモリ、 3 D/A変換器、 4 低域通過フィルタ、 5 タイミング制御部、 6 タイマー、 7 時間メモリ、 8 第2のアドレス発生部、 9 マイコン、 101 目標波形、 102 閾値電圧、 103 閾値電圧と目標波形の交点、 104 D/A出力波形、 501 UPチャープ波形、 502 DOWNチャープ波形、 503 D/A変換器の出力波形、 801 変調回路、 802 発振器、 803 方向性結合器、 804 送信アンテナ、 805 受信アンテナ、 806 ミキサ、 807 増幅器、 808 A/D変換器、 809 周波数分析手段、 810 目標検出手段、 811 距離速度算出手段、 812送信周波数、 813 受信周波数、 901 目標波形、 902 D/A出力波形、 903 低域通過フィルタの出力、 904 周波数スペクトル

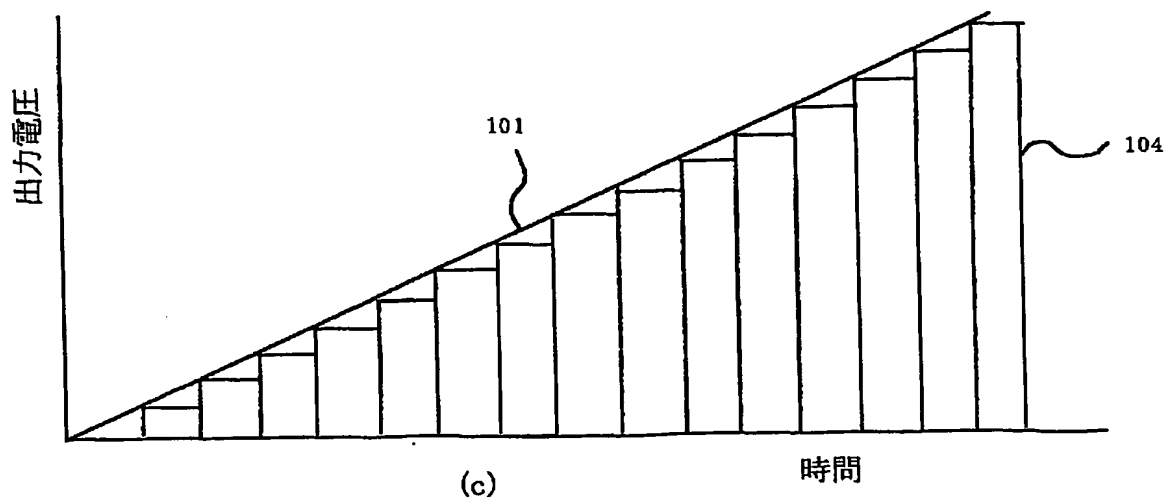
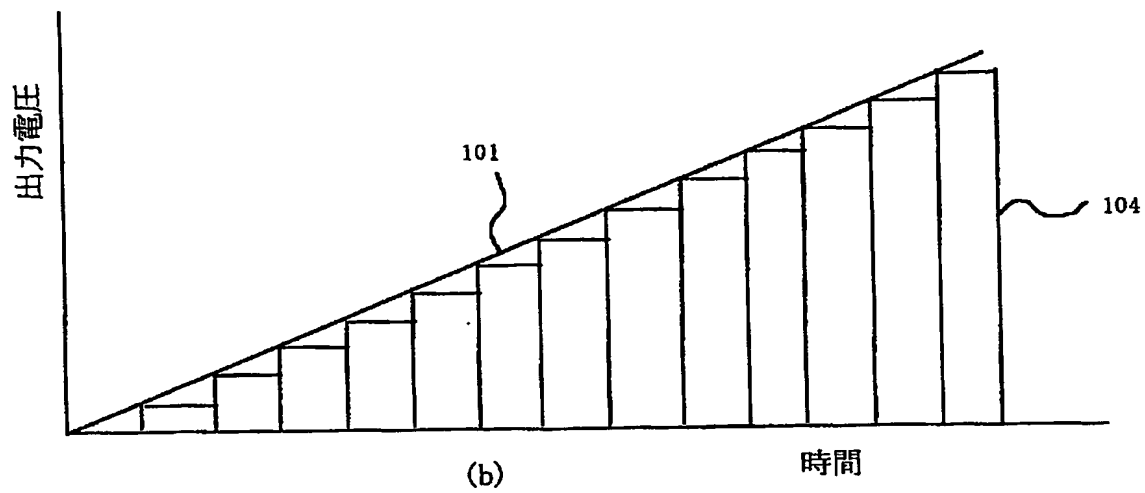
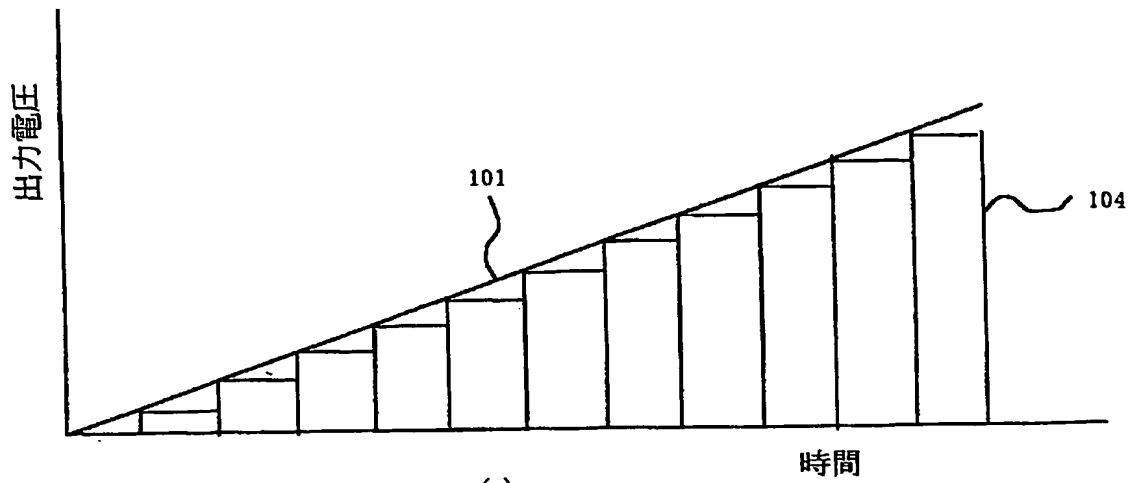
【書類名】

図面

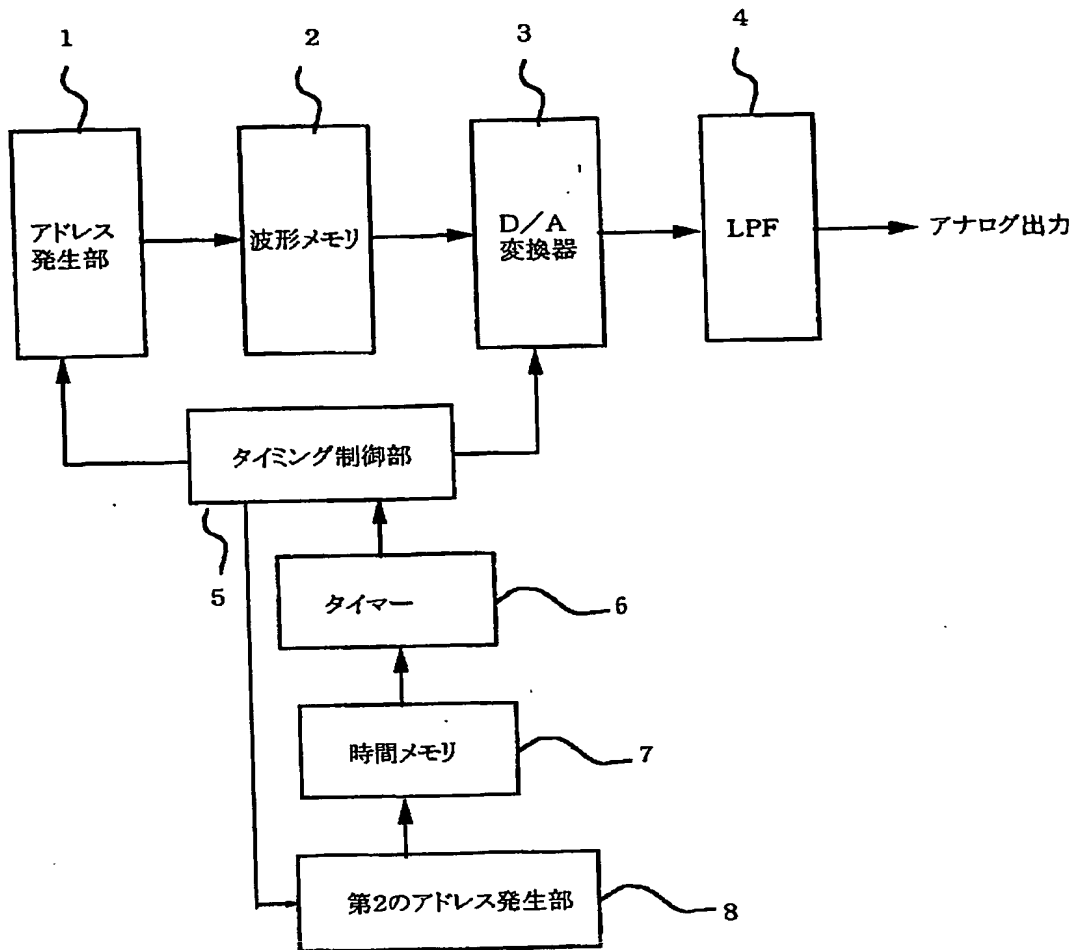
【図 1】



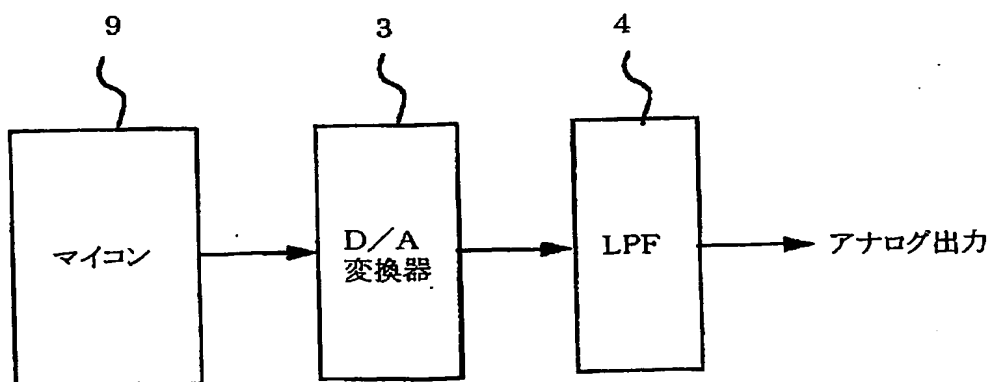
【図2】



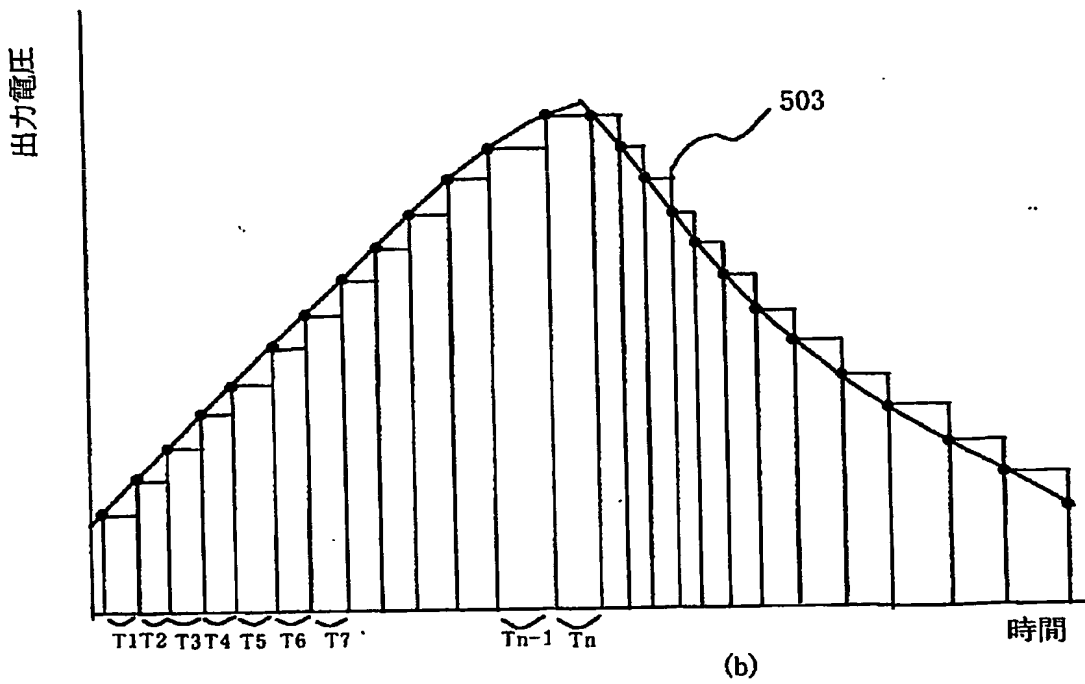
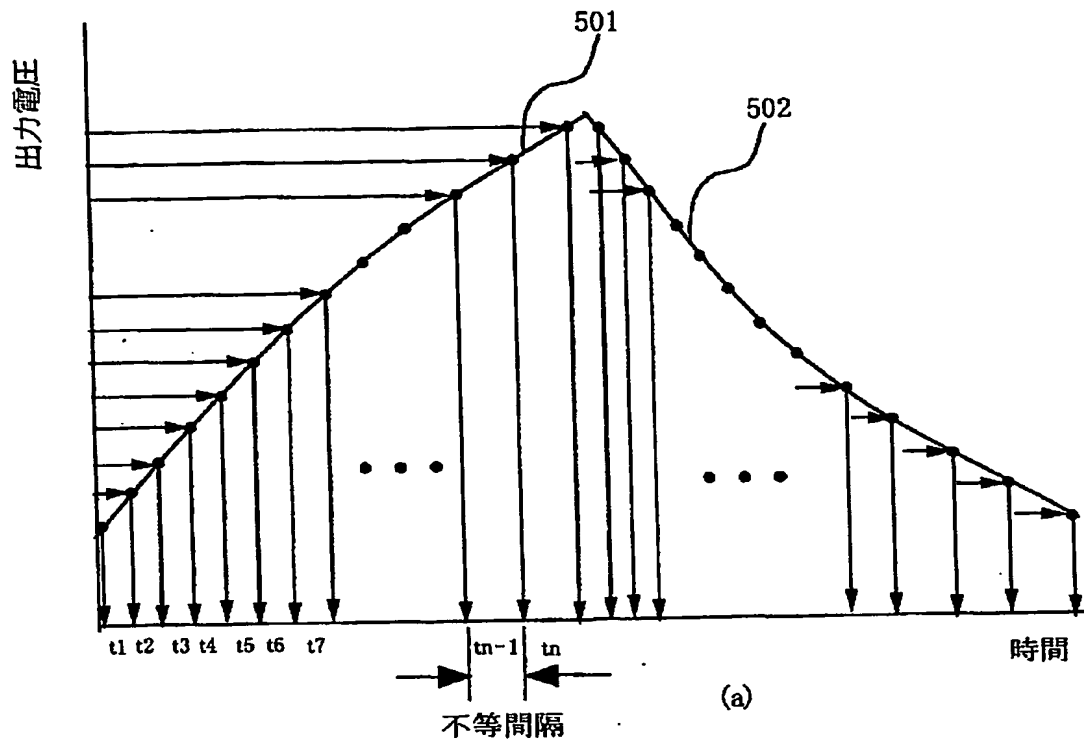
【図3】



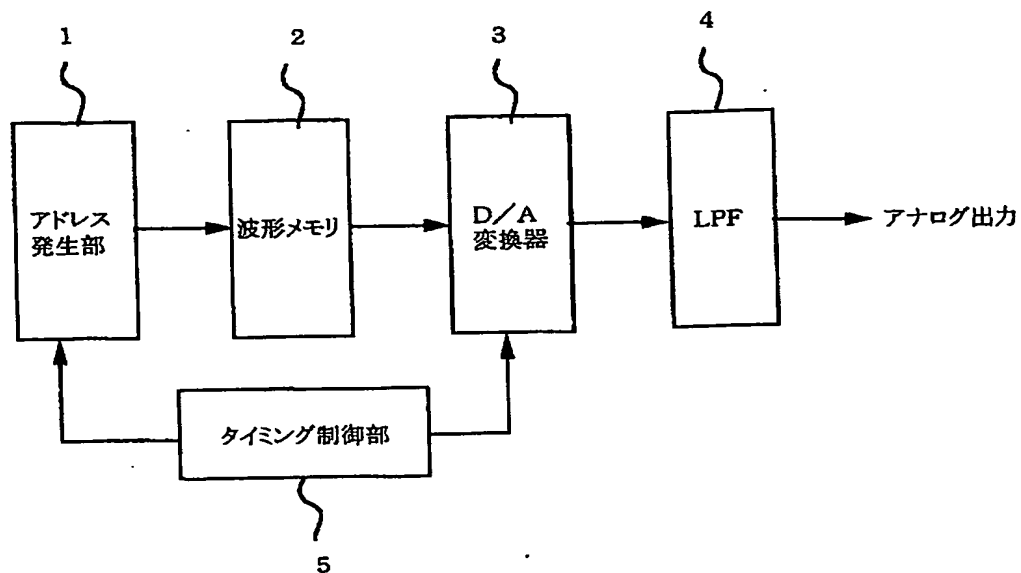
【図4】



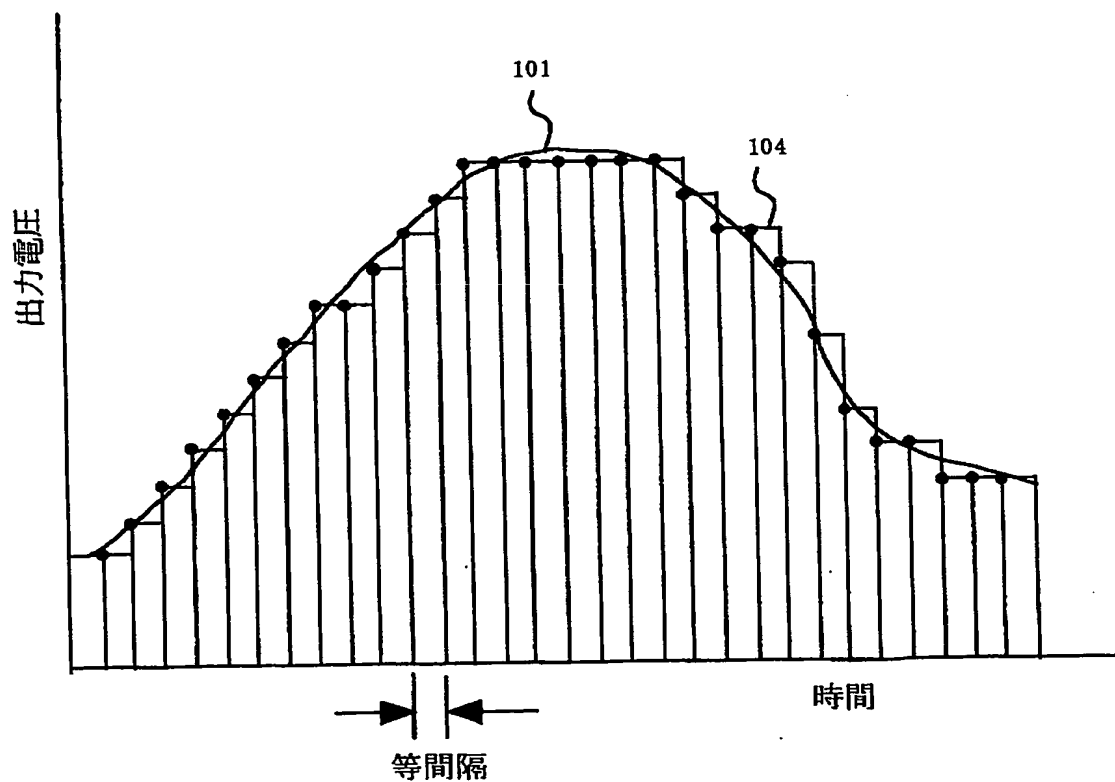
【図 5】



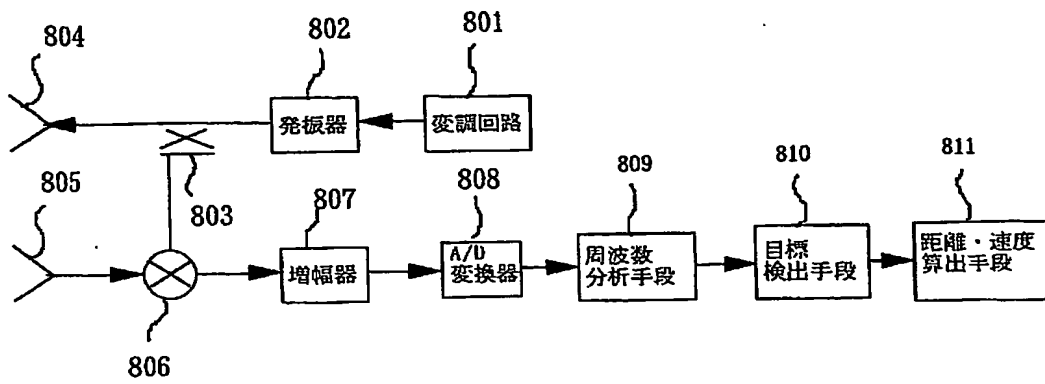
【図 6】



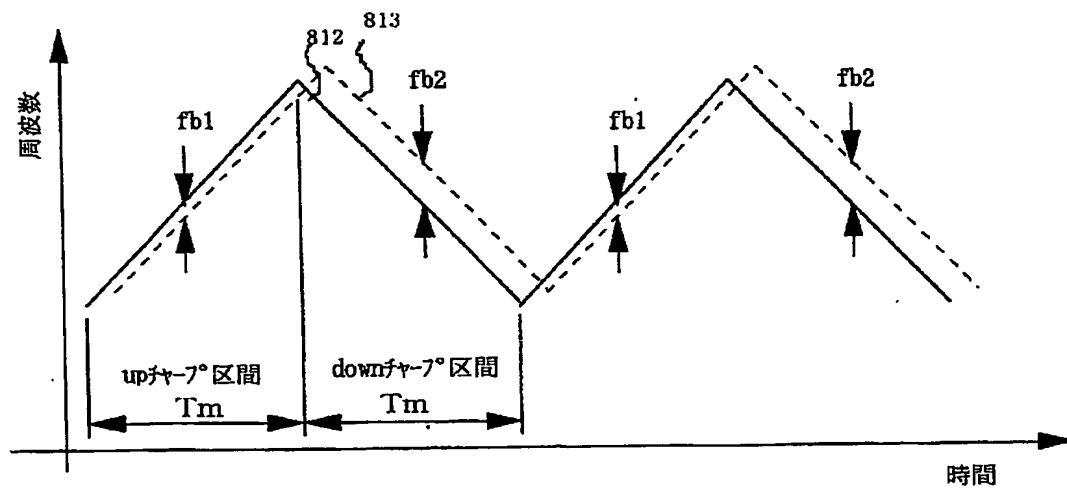
【図 7】



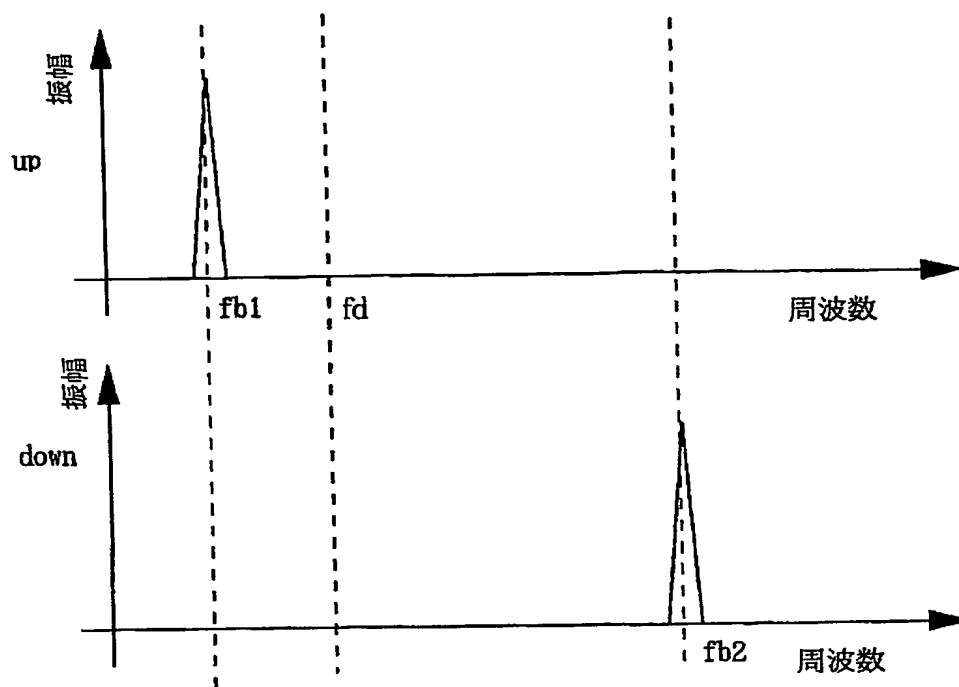
【図 8】



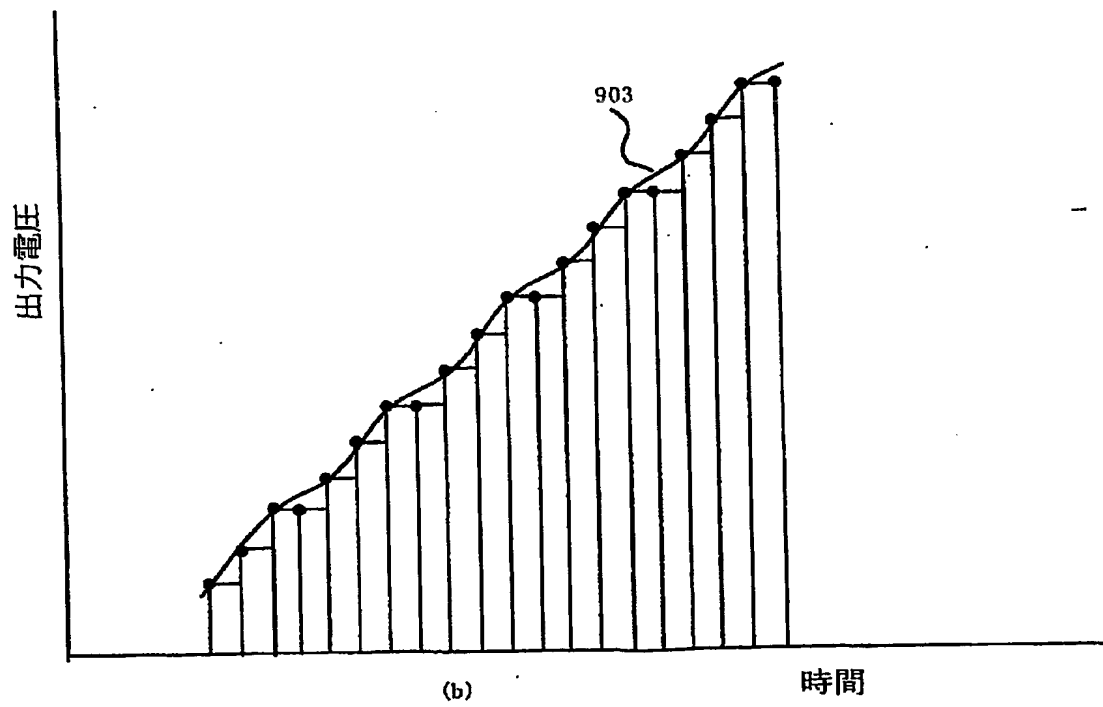
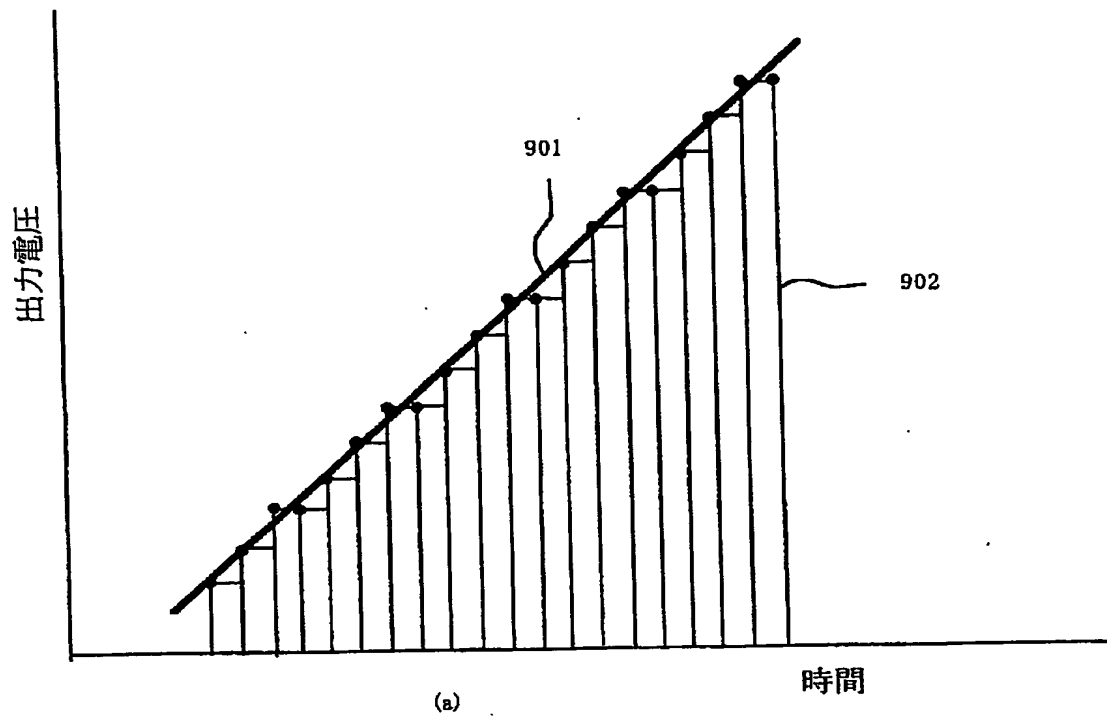
【図 9】



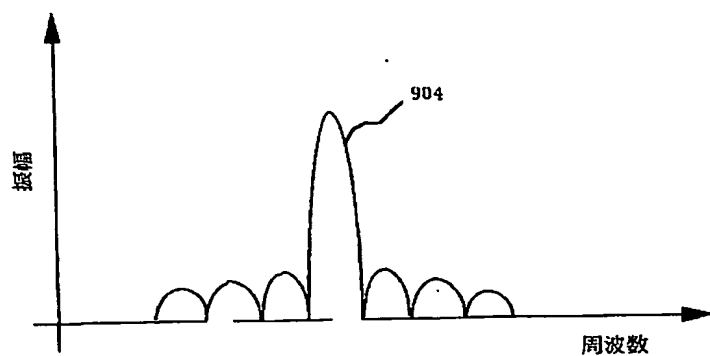
【図 1 0】



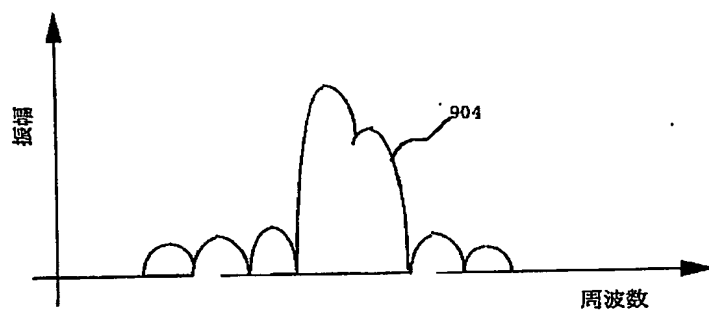
【図11】



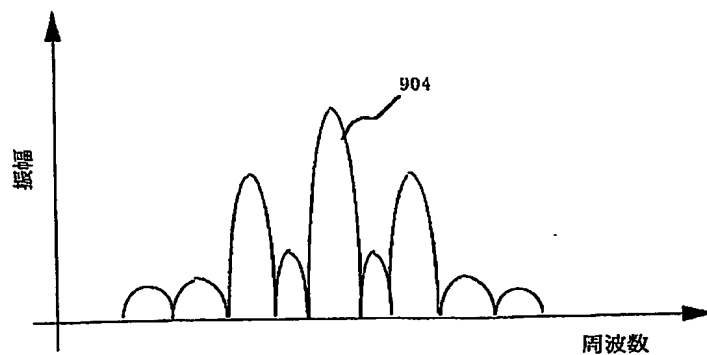
【図 12】



(a)



(b)



(c)

【書類名】 要約書

【要約】

【課題】 従来、D/A変換器、ローパスフィルタ、メモリ、マイコン等の制御回路で構成された波形発生器では、波形の精度を高めるためにはD/A変換器のビット数やサンプリング数を増やす必要があった。そのためコストが高くなっていた。周波数変調をかけて距離を測定するFM-CWレーダは高精度の変調回路が必要であり、ビット数の多いD/A変換器を使用していた。

【解決手段】 波形成形の精度を高める方法として、出力時間間隔を制御して量子化誤差を小さくした。目標波形と変化点が一致するようにD/A変換器の出力と出力タイミングを決定することで量子化誤差を小さくした。この方法によれば、D/A変換器のビット数が少なくても高精度に波形を発生させることができる。FM-CWレーダの変調制御に適用することで小型で安価な変調回路を構成できる。

【選択図】 図1

特願 2002-244918

出 願 人 履 歴 情 報

識別番号

[000006013]

1. 変更年月日

1990年 8月24日

[変更理由]

新規登録

住 所

東京都千代田区丸の内2丁目2番3号

氏 名

三菱電機株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.